

磁気抵抗効果型薄膜磁気ヘッド (MAGNETORESISTIVE EFFECT THIN-FILM  
MAGNETIC HEAD)

発明の技術分野 (FIELD OF THE INVENTION)

本発明は、例えばハードディスクドライブ (HDD) 装置に使用可能であり、電流が積層面と垂直方向に流れるトンネル磁気抵抗効果 (TMR) 素子又は垂直方向電流通過型巨大磁気抵抗効果 (CPP (Current Perpendicular to the Plane) - GMR) 素子を備えた磁気抵抗効果 (MR) 型薄膜磁気ヘッドに関する。

関連技術の説明 (DESCRIPTION OF THE RELATED ART)

HDD装置の高密度化に伴って、より高感度及び高出力の磁気ヘッドが要求されている。近年、この要求に答えるものとして、下部強磁性薄膜層／トンネルバリア層／上部強磁性薄膜層という多層構造からなる強磁性トンネル効果を利用したTMR素子 (例えば、特開平4-103014号公報) や、下部強磁性薄膜層／非磁性金属層／上部強磁性薄膜層という多層構造からなるGMR素子の一種であり電流が積層面と垂直方向に流れるCPP-GMR素子 (例えば、W. P. Pratt, Jr et al, "Perpendicular Giant Magnetoresistance of Ag/Co Multilayers", PHYSICAL REVIEW LETTERS, Vol. 66, No. 23, pp. 3060-3063, June 1991) が注目されている。これらの素子は、電流が積層面に沿って流れる一般的なGMR素子 (CIP (Current-InPlane) - GMR素子) に比較して数倍大きなMR変化率が得られ、しかも狭ギャップを容易に実現できる。なお、下部強磁性薄膜層及び上部強磁性薄膜層における「下部」及び「上部」とは、基板との位置関係を示す用語であり、一般に、基板に近い側が下部、遠い側が上部である。

図1は、一般的な構造を有するCIP-GMR素子をABS (浮上面) 方向から見た図である。

同図において、10は下部シールド層、11は絶縁材料で形成された下部ギャップ層、12は下部強磁性薄膜層 (フリー層) / 非磁性金属層 / 上部強磁性薄膜層 (ピン層) / 反強磁性薄膜層という多層構造からなるGMR積層体、13は絶縁材料で形成された上部ギャップ層、14は上部シールド層、15はハードバイアス層、16は電極層をそれぞれ示している。

センス電流はGMR積層体12の積層面と平行に流れ、下部及び上部シールド層10及び14とGMR積層体12とは下部及び上部ギャップ層11及び13で電気的に絶縁されている。

このようなCIP-GMR素子において、狭ギャップ化を実現するためには、非常に薄くかつ絶縁耐圧が非常に高い絶縁体を下部及び上部ギャップ層11及び13に用いる必要があるが、このような特性の絶縁体を実現することが難しく、これが高密度化のためのボトルネックとなっている。

図2は、一般的な構造を有するTMR素子又はCPP-GMR素子をABS方向から見た図である。

図において、20は電極兼用の下部シールド層、21は金属材料で形成された電極兼用の下部ギャップ層、22は下部強磁性薄膜層（フリー層）／トンネルバリア層／上部強磁性薄膜層（ピン層）／反強磁性薄膜層という多層構造からなるTMR積層体、又は下部強磁性薄膜層（フリー層）／非磁性金属層／上部強磁性薄膜層（ピン層）／反強磁性薄膜層という多層構造からなるCPP-GMR積層体、23は金属材料で形成された電極兼用の上部ギャップ層、24は電極兼用の上部シールド層、25はハードバイアス層、26は絶縁材料で形成された絶縁ギャップ層をそれぞれ示している。なお、22aはTMR積層体又はCPP-GMR積層体から積層面に沿ってハードバイアス層25方向に延長された下部強磁性薄膜層（フリー層）である。

このようなTMR素子又はCPP-GMR素子においては、センス電流を積層面と垂直方向に流すために下部シールド層20及び上部シールド層24間が電氣的に導通しており、従って、ギャップ層の絶縁破壊を心配することなく狭ギャップ化の実現が可能である。その結果、線記録密度を大幅に向上することが可能である。

HDD装置においては、このような高記録密度化のみならず、高転送速度化も非常に重要な課題となっている。転送速度は、磁気ディスクの回転速度に大きく影響されるが、記録ヘッドや再生ヘッドの周波数特性にも非常に大きく影響される。

図3はCIP-GMR素子の等価回路図であり、図4はTMR素子又はCPP-GMR素子の等価回路図である。

図3から明らかなように、CIP-GMR素子においては、出力端子間にはGMR素子の等価抵抗 $R_{GMR}$ が存在するのみであり周波数特性を劣化させるような本質的な要因はその回路中に存在しない。しかしながら、図4から明らかなように、シールド層を電極として利用する構造のTMR素子又はCPP-GMR素子においては、出力端子間にTMR素子又はCPP-GMR素子の等価抵抗 $R_{TMR}$ の他にシールド層間のキャパシタンス $C_{sh1}$ 及びTMR素子又はCPP-GMR素子自体のキャパシタンス $C_{TMR}$ が存在しており、これらがローパスフィルタを構成する形となって周波数特性が著しく劣化してしまう。

#### 発明の要約 (SUMMARY OF THE INVENTION)

従って、本発明の目的は、周波数特性を大幅に向上することができる、例えばTMR素子又はCPP-GMR素子を備えた、MR型薄膜磁気ヘッドを提供することにある。

本発明によれば、下部シールド層と、上部シールド層と、下部シールド層及び上部シールド層間にこれら下部シールド層及び上部シールド層に電氣的に導通して形成されており、積層面に垂直方向に電流が流れるMR積層体と、下部シールド層及び上部シールド層間に形成された絶縁体材料による絶縁ギャップ層とを備えており、この絶縁ギャップ層の少なくとも一部が $Al_2O_3$ より誘電率の低い絶縁体材料で形成されているMR型薄膜磁気ヘッドが提供される。

さらに、本発明によれば、下部シールド層と、下部シールド層上に積層された非磁性導電体の下部ギャップ層と、下部ギャップ層上に積層形成されており、積層面に垂直方向に電流が流れるMR積層体と、MR積層体上に積層形成された非磁性導電体の上部ギャップ層と、MR積層体及び上部ギャップ層の周囲に形成された絶縁体の絶縁ギャップ層と、上部ギャップ層及び絶縁ギャップ層上に積層形成された上部シールド層とを備えており、こ

の絶縁ギャップ層の少なくとも一部が $\text{Al}_2\text{O}_3$ より誘電率の低い絶縁体材料で形成されているMR型薄膜磁気ヘッドが提供される。

下部シールド層及び上部シールド層間に形成された絶縁体材料による絶縁ギャップ層の少なくとも一部が $\text{Al}_2\text{O}_3$ より誘電率の低い絶縁体材料で形成されているため、下部シールド層及び上部シールド層間のキャパシタンス $C_{\text{Shield}}$ が小さくなる。その結果、薄膜磁気ヘッドの周波数特性が著しく向上する。

図5は図4に示した等価回路においてシールド層間のキャパシタンスが $C_{\text{Shield}}=6\text{ pF}$ の場合におけるヘッド出力の対周波数特性を示す図であり、図6は同じく図4に示した等価回路においてシールド層間のキャパシタンスが $C_{\text{Shield}}=1\text{ pF}$ の場合におけるヘッド出力の対周波数特性を示す図である。ただし、TMR素子又はCPP-GMR素子のキャパシタンスは $C_{\text{TMR}}=0.01\text{ pF}$ とし、出力端子に接続される負荷は $10\text{ M}\Omega$ とする。

図5から明らかなように、シールド層間のキャパシタンス $C_{\text{Shield}}=6\text{ pF}$ の場合、出力が $3\text{ dB}$ 低下するカットオフ周波数 $f_c$ は、素子抵抗 $R_{\text{TMR}}$ の増大に伴って減少し、 $f_c > 500\text{ MHz}$ とするためには、素子抵抗 $R_{\text{TMR}}$ を $50\text{ }\Omega$ 以下にしなければならない。ちなみに、 $500\text{ MHz}$ という周波数は、 $100\text{ Gbits/in}^2$ 程度の記録密度で使用されることが予想される周波数である。 $100\text{ Gbits/in}^2$ 以上の記録密度のTMR素子においては、このような低い素子抵抗を実現することは非常に困難である。

これに対して、図6から明らかなように、シールド層間のキャパシタンス $C_{\text{Shield}}=1\text{ pF}$ の場合、素子抵抗 $R_{\text{TMR}}$ が $300\text{ }\Omega$ 以上であっても $f_c > 500\text{ MHz}$ とすることが可能となる。即ち、シールド層間のキャパシタンス $C_{\text{Shield}}$ を小さくすることにより、素子抵抗 $R_{\text{TMR}}$ が十分に実現可能な $300\text{ }\Omega$ 以上であっても薄膜磁気ヘッドの周波数特性を著しく向上させることができるのである。なお、TMR素子又はCPP-GMR素子のキャパシタンス $C_{\text{TMR}}$ は、シールド層間のキャパシタンス $C_{\text{Shield}}$ に比してはるかに(2桁以上)小さいため、さほど問題とならない。

絶縁ギャップ層の全てが $\text{Al}_2\text{O}_3$ より誘電率の低い絶縁体材料で形成されていることが好ましい。

$\text{Al}_2\text{O}_3$ より誘電率の低い絶縁体材料が、 $\text{Si}_3\text{N}_4$ 、 $\text{Co-}\gamma\text{Fe}_2\text{O}_3$ 又は $\text{SiO}_2$ であることも好ましい。

MR積層体が、トンネルバリア層と、このトンネルバリア層を挟む一対の強磁性薄膜層とを備えたTMR積層体であるか、又は非磁性金属層と、この非磁性金属層を挟む一対の強磁性薄膜層とを備えたCPP-GMR積層体であることも好ましい。

本発明の他の目的及び効果は、添付図面で説明される本発明の好ましい実施態様に関する以下の記載から明らかとなるであろう。

#### 図面の簡単な説明 (BRIEF DESCRIPTION OF THE DRAWINGS)

図1は、既に述べたように、一般的な構造を有するCIP-GMR素子をABS方向から見た図である；

図2は、既に述べたように、一般的な構造を有するTMR素子又はCPP-GMR素子をABS方向から見た図である；

図3は、既に述べたように、CIP-GMR素子の等価回路図である；  
図4は、既に述べたように、TMR素子又はCPP-GMR素子の等価回路図である；  
図5は、既に述べたように、図4に示した等価回路において、シールド層間のキャパシタンスが $C_{\text{shield}} = 6 \text{ pF}$ の場合における減衰量の対周波数特性を示す図である；  
図6は、既に述べたように、図4に示した等価回路において、シールド層間のキャパシタンスが $C_{\text{shield}} = 1 \text{ pF}$ の場合における減衰量の対周波数特性を示す図である；  
図7は、本発明の一実施形態として、TMR型薄膜磁気ヘッドの下部シールド層、上部シールド層及びリード導体部分の構成を概略的に示す平面図である；  
図8は、図7のA-A線断面図である；  
図9は、図7のB-B線断面図である；  
図10は、図7～図9の実施形態のごとき構造を有し、絶縁ギャップ層に種々の絶縁材料を用いたTMRヘッドを実際に作成して測定したヘッド出力の対周波数特性を表す図である；  
図11は、図10の特性を換算して得た線記録密度の対周波数特性を表す図である；  
図12a～12dは、過電流を流してTMRヘッドが電氣的に破壊される電流を測定した結果を表す図である；  
図13a～13dは、過電流を流してCPP-GMRヘッドが電氣的に破壊される電流を測定した結果を表す図である；  
図14は、本発明の他の実施形態として、TMR型薄膜磁気ヘッドの下部シールド層、上部シールド層及びリード導体部分の構成を概略的に示す平面図である；  
図15は、図14のA-A線断面図である；そして  
図16は、図14のB-B線断面図である。

#### 好ましい実施形態の説明 (DESCRIPTION OF THE PREFERRED EMBODIMENTS)

図7は本発明の一実施形態として、MRハイト又はスロートハイト研磨加工前のTMR型薄膜磁気ヘッドの下部シールド層、上部シールド層及びリード導体部分の構成を概略的に示す平面図であり、図8は図7のA-A線断面図であり、図9は図7のB-B線断面図である。なお、図7では下部シールド層及び上部シールド層とこれらに接続されるリード導体と端子電極のみが表されその他は図示が省略されており、図8及び図9では上部シールド層の上平面より上側の層の図示が省略されている。

これらの図において、70は図示しない基板上に積層形成された電極兼用の下部シールド層、71は下部シールド層70上にこの下部シールド層70と電氣的に導通して積層形成された非磁性導体による電極兼用の下部ギャップ層、72は下部ギャップ層71上に積層されパターニング形成されたTMR積層体、73は少なくともTMR積層体72上に積層形成された非磁性導体による電極兼用の上部ギャップ層、74は上部ギャップ層73上にこの上部ギャップ層73と電氣的に導通して積層形成された電極兼用の上部シールド層、75は磁区制御のためのバイアス磁界を付与するハードバイアス層、76は少なくとも下部ギャップ層71上であってTMR積層体72の外側に積層形成された絶縁体による絶縁ギャップ層、77は下部シールド層70の外側に形成された第1の絶縁体層、78は絶縁ギャップ層76上であって上部ギャップ層73及び上部シールド層74の外側に形

成された第2の絶縁体層、79は一端が下部シールド層70又は下部ギャップ層71に電氣的に接続された第1のピアホール導体、80は一端が第1のピアホール導体79の他端に電氣的に接続された第1のリード導体、81は第1のリード導体80の他端が電氣的に接続された第1の端子電極（接続パッド）、82は一端が上部シールド層74に電氣的に接続された第2のリード導体、83は一端が第2のリード導体82の他端に電氣的に接続された第2のピアホール導体、84は一端が第2のピアホール導体83の他端に電氣的に接続された第3のリード導体、85は第3のリード導体84の他端が電氣的に接続された第2の端子電極（接続パッド）をそれぞれ示している。

TMR積層体72は、図には示されていないが、反強磁性薄膜層、下部強磁性薄膜層（ビンド層）、トンネルバリア層及び上部強磁性薄膜層（フリー層）という基本的な層を少なくとも含む多層構造となっている。

上部強磁性薄膜層（フリー層）は、基本的には、外部磁場に応答して自由に磁化の向きが変わるように構成されており、下部強磁性薄膜層（ビンド層）は、反強磁性薄膜層との間の交換結合バイアス磁界によって、その磁化方向が所定方向に向くように構成されている。

下部シールド層70及び上部シールド層74は、NiFe（パーマロイ）、センダスト、CoFe、CoFeNi又はCoZrNb等の単層構造又は多層構造で構成される。膜厚は、0.5～4 $\mu$ m、好ましくは1～3 $\mu$ mである。

下部ギャップ層71及び上部ギャップ層73は、非磁性導電体材料、例えばTa、Cu、Al、Ag、Au、Ti、TiW、Rh、Cr、In、Ir、Mg、Ru、W、Zn、PtMn若しくはRuRhMn、又はそれらの合金で構成される。膜厚は、5～70nm、好ましくは10～50nmである。

TMR積層体72における下部強磁性薄膜層（ビンド層）及び上部強磁性薄膜層（フリー層）は、高スピントラップ材料で構成することが好ましく、例えば、Fe、Co、Ni、CoFe、NiFe、CoZrNb又はCoFeNi等の単層構造又は多層構造が用いられる。下部強磁性薄膜層（ビンド層）の膜厚は、1～10nm、好ましくは2～5nmである。この膜厚が厚くなりすぎると反強磁性薄膜層との交換結合バイアス磁化が弱まり、膜厚が薄くなりすぎるとTMR変化率が減少する。上部強磁性薄膜層（フリー層）の膜厚は、2～50nm、好ましくは4～30nmである。この膜厚が厚くなりすぎるとヘッド動作時の出力が低下しかつバルクハウゼンノイズ等によって出力の不安定性が増大し、膜厚が薄くなりすぎるとTMR効果の劣化に起因する出力低下が生じる。

TMR積層体72におけるトンネルバリア層は、Al<sub>2</sub>O<sub>3</sub>、NiO、GdO、MgO、Ta<sub>2</sub>O<sub>5</sub>、MoO<sub>3</sub>、TiO<sub>2</sub>又はWO<sub>3</sub>等から構成される。膜厚は、0.5～2nm程度である。このトンネルバリア層の膜厚は、素子の低抵抗値化の観点からできるだけ薄いことが望ましいが、あまり薄すぎてピンホールが生じるとリーク電流が流れてしまうので好ましくない。

TMR積層体72における反強磁性薄膜層は、例えばPtMn、RuRhMnで構成されるがその他の一般的な反強磁性材料を用いることもできる。膜厚は6～30nm程度である。

絶縁ギャップ層76の全部又は一部は、Al<sub>2</sub>O<sub>3</sub>より誘電率の低い絶縁材料、例えば

Si<sub>3</sub>N<sub>4</sub>、Co-γFe<sub>2</sub>O<sub>3</sub>（ヘマタイト）又はSiO<sub>2</sub>で構成される。第1の絶縁体層77及び第2の絶縁体層78は、一般的にはAl<sub>2</sub>O<sub>3</sub>で構成される。しかしながら、第1の絶縁体層77及び第2の絶縁体層78を絶縁ギャップ層76と同じ絶縁材料で構成してもよい。

第1及び第2のビアホール導体79及び83、第1、第2及び第3のリード導体80、82及び84、並びに第1及び第2の端子電極（接続パッド）81及び85は、Cu、Al、Au又はAg等で構成される。ただし、一端が上部シールド層74に電気的に接続されている第2のリード導体82を、この上部シールド層74と同じ材料で形成してもよい。

本実施形態における重要なポイントは、絶縁ギャップ層76の全部又は一部がSi<sub>3</sub>N<sub>4</sub>、Co-γFe<sub>2</sub>O<sub>3</sub>（ヘマタイト）又はSiO<sub>2</sub>で形成されている点にある。これらの絶縁材料は、誘電率がAl<sub>2</sub>O<sub>3</sub>より低く、従って、下部ギャップ層71及び上部ギャップ層73間に挟まれる誘電体、並びに第2のリード導体82及び第2のビアホール導体83の下で上部ギャップ層73及び下部シールド層70間に挟まれる誘電体の誘電率が低くなり、下部シールド層70及び上部シールド層74間のキャパシタンスC<sub>Shield</sub>が小さくなる。その結果、薄膜磁気ヘッドの周波数特性が著しく向上する。

本実施形態の構造において、絶縁ギャップ層76の全てを従来のAl<sub>2</sub>O<sub>3</sub>（比誘電率ε<sub>r</sub>がε<sub>r</sub>=7）で構成すると、下部シールド層70及び上部シールド層74間のキャパシタンスはC<sub>Shield</sub>=10.2 pFであり、カットオフ周波数はf<sub>c</sub>=120 MHzであった。ただし、下部シールド層70又は下部ギャップ層71上に位置する上部シールド層74の電位を有する部分の面積、即ちキャパシタとして機能する電極面積はS=10230 μm<sup>2</sup>（CADによる計算値）であり、下部シールド層70及び上部シールド層74間の距離は110 nmであり、そのうち、絶縁ギャップ層の膜厚は52 nmであり、リード線を含むTMRヘッドの抵抗はR<sub>HGA</sub>=130 Ωである。なお、シールド層間キャパシタンスC<sub>Shield</sub>及びカットオフ周波数f<sub>c</sub>は、実測しても計算で求めてもほぼ一致する。例えばカットオフ周波数f<sub>c</sub>はf<sub>c</sub>=1/(2πR<sub>HGA</sub>C<sub>Shield</sub>)から算出できる。

絶縁ギャップ層76の全てをSi<sub>3</sub>N<sub>4</sub>（比誘電率ε<sub>r</sub>がε<sub>r</sub>=4）で構成すると、C<sub>Shield</sub>=5.8 pFであり、f<sub>c</sub>=211 MHzと大幅に改善される。

絶縁ギャップ層76の全てをCo-γFe<sub>2</sub>O<sub>3</sub>（比誘電率ε<sub>r</sub>がε<sub>r</sub>=3.5）で構成すると、C<sub>Shield</sub>=5.1 pFとなり、f<sub>c</sub>=240 MHzとさらに改善される。

絶縁ギャップ層76の全てをSiO<sub>2</sub>（比誘電率ε<sub>r</sub>がε<sub>r</sub>=3）で構成すると、C<sub>Shield</sub>=4.4 pFとなり、f<sub>c</sub>=278 MHzと一層改善される。

図10は上述した実施形態のごとき構造を有し、絶縁ギャップ層76に種々の絶縁材料を用いたTMRヘッドを実際に作成して測定したヘッド出力の対周波数特性を表す図であり、図11は図10の特性を換算して得た線記録密度の対周波数特性を表す図である。

作成したTMRヘッドは、そのTMR積層体が下地層としてNiCr（3 nm）、反強磁性薄膜層としてPtMn（14 nm）、下部強磁性薄膜層（ビンド層）としてCoFe（2 nm）/Ru（0.8 nm）/CoFe（2 nm）、トンネルバリア層としてAlO<sub>x</sub>、上部強磁性薄膜層（フリー層）としてCoFe（2 nm）/NiFe（4 nm）、キャップ層としてNiCr（3 nm）を順次積層した構成を有している。そのTMR積層体は寸法が0.35×0.35 μm<sup>2</sup>であり、RA=15 Ωμm<sup>2</sup>であり、シールド層間距

離は110nmであり、絶縁ギャップ層76の膜厚は52nmであり、リード線を含むTMRヘッドの抵抗は $R_{HGA}=130\Omega$ である。このTMRヘッドを、磁気ディスクを5400rpmで回転させ、半径 $r=35\text{mm}$ の位置で記録周波数を変化させることにより対周波数特性を測定した。

図10及び図11から明らかのように、絶縁ギャップ層76の全てを、 $\text{Si}_3\text{N}_4$ 、 $\text{Co-}\gamma\text{Fe}_2\text{O}_3$ 又は $\text{SiO}_2$ で構成すると、 $C_{\text{Shield}}$ が従来技術の $\text{Al}_2\text{O}_3$ で構成した場合の10.2pFから5.8pF、5.1pF又は4.4pFにそれぞれ低下しており、ヘッドの周波数特性が大幅に向上している。なお、D50値についても、従来技術の194kFCIから364kFCI、397kFCI又は398kFCIとこれも大幅に向上している。

なお、絶縁ギャップ層76の全てではなく、その一部のみ、例えば、シールド層間キャパシタンスに影響を及ぼす領域部分のみ若しくはその領域部分の一部、又は層厚方向の一部のみ、を $\text{Si}_3\text{N}_4$ 、 $\text{Co-}\gamma\text{Fe}_2\text{O}_3$ 又は $\text{SiO}_2$ で形成しても、それなりにシールド層間キャパシタンス $C_{\text{Shield}}$ が低下し、カットオフ周波数 $f_c$ が高くなる。

絶縁ギャップ層76として、 $\text{Al}_2\text{O}_3$ より誘電率の低いこのような絶縁材料を用いれば、 $C_{\text{Shield}}$ が低下しヘッドの周波数特性を向上させることができるが、その部分の絶縁耐圧の低下が懸念される。そこで、上述した実施形態のごとき構造を有し、絶縁ギャップ層76に種々の絶縁材料を用いたTMRヘッドを実際に作成し、過電流を流してTMRヘッドが電氣的に破壊される電流を測定した。

図12a~12dはその測定結果であり、図12aは絶縁ギャップ層76に $\text{Al}_2\text{O}_3$ を用いた場合、図12bは $\text{Si}_3\text{N}_4$ を用いた場合、図12cは $\text{Co-}\gamma\text{Fe}_2\text{O}_3$ を用いた場合、図12dは $\text{SiO}_2$ を用いた場合である。

図12aでは13.3mAで素子の破壊が生じ、図12bでは13.0mA、図12cでは10.7mA、図12dでは14.1mAでそれぞれ素子の破壊が生じている。即ち、破壊電流は、絶縁ギャップ層76の材料に依存せずほぼ一定であることが分かる。これは、TMRヘッドの電氣的破壊が、TMR積層体72において先に発生してしまうことを意味している。従って、絶縁ギャップ層76として、 $\text{Al}_2\text{O}_3$ より誘電率の低いこのような絶縁材料を用いても、その部分で耐圧が低下することではなく、信頼性の低下は生じないこととなる。

図7~図9の実施形態は、TMRヘッドに関するものであるが、本発明は、TMRヘッドのみならず、センス電流を積層面と垂直方向に流すいかなる構造のCPP-GMR素子についても全く同様に適用可能である。

変更態様として、上述の実施形態におけるTMR積層体72の代わりに、CPP-GMR積層体を用いたCPP-GMRヘッドの一例について、以下説明する。

このCPP-GMR積層体は、単なる一例であるが、第1の反強磁性薄膜層、第1の強磁性薄膜層（第1のピン層）、例えばCu等による第1の非磁性金属層、第2の強磁性薄膜層（フリー層）、例えばCu等による第2の非磁性金属層、第3の強磁性薄膜層（第3のピン層）、第2の反強磁性薄膜層という基本的な層を少なくとも含む多層構造を有している。

第2の強磁性薄膜層（フリー層）は、基本的には、外部磁場に応じて自由に磁化の向

きがかわるように構成されており、第1及び第3の強磁性薄膜層（第1及び第2のピン層）は、それぞれ、第1及び第2の反強磁性薄膜層との間の交換結合バイアス磁界によって、その磁化方向が所定方向に向くように構成されている。

CPP-GMR積層体を除くその他の層構成等は、前述した図7～図9の実施形態の場合と全く同様である。CPP-GMR積層体の層構成も上述した例に限定されるものではなく、いかなる構造であってもよい。

絶縁ギャップ層76の全てを従来の $Al_2O_3$ （比誘電率 $\epsilon_r$ が $\epsilon_r=7$ ）で構成すると、下部シールド層70及び上部シールド層74間のキャパシタンスは $C_{Shield}=10.2$  pFであり、カットオフ周波数は $f_c=520$  MHzであった。ただし、下部シールド層70又は下部ギャップ層71上に位置する上部シールド層74の電位を有する部分の面積、即ちキャパシタとして機能する電極面積は $S=10230 \mu m^2$ （CADによる計算値）であり、下部シールド層70及び上部シールド層74間の距離は $110$  nmであり、そのうち、絶縁ギャップ層の膜厚は $52$  nmであり、リード線を含むCPP-GMRヘッドの抵抗は $R_{GA}=30 \Omega$ である。なお、シールド層間キャパシタンス $C_{Shield}$ 及びカットオフ周波数 $f_c$ は、実測しても計算で求めてもほぼ一致する。例えばカットオフ周波数 $f_c$ は $f_c=1/(2\pi R_{GA} C_{Shield})$ から算出できる。

絶縁ギャップ層76の全てを $Si_3N_4$ （比誘電率 $\epsilon_r$ が $\epsilon_r=4$ ）で構成すると、 $C_{Shield}=5.8$  pFであり、 $f_c=915$  MHzと大幅に改善される。

絶縁ギャップ層76の全てを $Co\gamma Fe_2O_3$ （比誘電率 $\epsilon_r$ が $\epsilon_r=3.5$ ）で構成すると、 $C_{Shield}=5.1$  pFとなり、 $f_c=1.04$  GHzとさらに改善される。

絶縁ギャップ層76の全てを $SiO_2$ （比誘電率 $\epsilon_r$ が $\epsilon_r=3$ ）で構成すると、 $C_{Shield}=4.4$  pFとなり、 $f_c=1.21$  GHzという改善される。

このようなCPP-GMRヘッドの絶縁耐圧の低下を調べるため、絶縁ギャップ層76に種々の絶縁材料を用いたCPP-GMRヘッドを実際に作成し、過電流を流してCPP-GMRヘッドが電氣的に破壊される電流を測定した。ただし、作成したCPP-GMRヘッドは、そのCPP-GMR積層体が下地層として $NiCr$ （ $3$  nm）、第1の反強磁性薄膜層として $PtMn$ （ $14$  nm）、第1の強磁性薄膜層（第1のピン層）として $CoFe$ （ $2$  nm）/ $Ru$ （ $0.8$  nm）/ $CoFe$ （ $2$  nm）、第1の非磁性金属層として $Cu$ （ $2.2$  nm）、第2の強磁性薄膜層（フリー層）として $CoFe$ （ $1$  nm）/ $NiFe$ （ $2$  nm）/ $CoFe$ （ $1$  nm）、第2の非磁性金属層として $Cu$ （ $2.2$  nm）、第3の強磁性薄膜層（第2のピン層）として $CoFe$ （ $2$  nm）/ $Ru$ （ $0.8$  nm）/ $CoFe$ （ $2$  nm）、第2の反強磁性薄膜層として $PtMn$ （ $14$  nm）、ギャップ層として $NiCr$ （ $3$  nm）を順次積層した構成を有している。そのCPP-GMR積層体は寸法が $0.1 \times 0.03 \mu m^2$ であり、シールド層間距離は $110$  nmであり、絶縁ギャップ層76の膜厚は $52$  nmであり、リード線を含むCPP-GMRヘッドの抵抗は $R_{GA}=30 \Omega$ である。

図13a～13dはその測定結果であり、図13aは絶縁ギャップ層76に $Al_2O_3$ を用いた場合、図13bは $Si_3N_4$ を用いた場合、図13cは $Co\gamma Fe_2O_3$ を用いた場合、図13dは $SiO_2$ を用いた場合である。

図13aでは $18.7$  mAで素子の破壊が生じ、図13bでは $17.4$  mA、図13c

では20.2mA、図13dでは19.3mAでそれぞれ素子の破壊が生じている。即ち、破壊電流は、絶縁ギャップ層76の材料に依存せずほぼ一定であることが分かる。これは、CPP-GMRヘッドの電氣的破壊が、CPP-GMR積層体において先に発生してしまうことを意味している。従って、絶縁ギャップ層76として、 $Al_2O_3$ より誘電率の低いこのような絶縁材料を用いても、その部分で耐圧が低下することはなく、信頼性の低下は生じないこととなる。

図14は本発明の他の実施形態として、MRハイト又はスロートハイト研磨加工前のTMR型薄膜磁気ヘッドの下部シールド層、上部シールド層及びリード導体部分の構成を概略的に示す平面図であり、図15は図14のA-A線断面図であり、図16は図14のB-B線断面図である。なお、図14では下部シールド層及び上部シールド層とこれらに接続されるリード導体と端子電極のみが表されその他は図示が省略されており、図15及び図16では上部シールド層の上平面より上側の層の図示が省略されている。

この実施形態は、下部ギャップ層71上に積層されパターニング形成されたTMR積層体142及びハードバイアス層145の構造が図7～図9の実施形態の場合と異なっているのみであり、その他の構造はこの図7～図9の実施形態と全く同様である。従って、図14～図16においては、図7～図9と同等の構成要素には同じ参照符号が付されている。

本実施形態においては、TMR積層体142の基本的な層が、下部ギャップ層71側から、下部強磁性薄膜層（フリー層）、トンネルバリア層、上部強磁性薄膜層（ビンド層）及び反強磁性薄膜層という順序で積層された多層構造となっている。ハードバイアス層145は、下部ギャップ層71上に積層されている。なお、図15における、142aはTMR積層体142の両端からハードバイアス層145方向に積層面に沿って延長された下部強磁性薄膜層（フリー層）である。

本実施形態におけるその他の構造、材料、膜厚、作用効果及び変更態様等については、前述した図7～図9の実施形態の場合と同様である。

図14～図16の実施形態において、TMR積層体の代わりにセンス電流を積層面と垂直方向に流す構造のCPP-GMR積層体を用いてもよいことは前に述べた通りである。

上述した実施形態における第2のリード導体82及び第2のピアホール導体83について、それらの下部シールド層上に位置する部分の面積が小さくなるようにパターニングすれば、下部シールド層及び上部シールド層間のキャパシタンス $C_{shield}$ をより小さくすることができ、薄膜磁気ヘッドの周波数特性をより向上させることができる。

さらに、上述した実施形態におけるTMR積層体72若しくは142又はCPP-GMR積層体自体の膜厚を大きくするか、又はTMR積層体72若しくは142又はCPP-GMR積層体が形成されている部分のみ下部ギャップ層71を厚くすることによって、絶縁ギャップ層76の膜厚が大きくなるように構成すると、シールド層間キャパシタンス $C_{shield}$ をさらに低下させることができ、薄膜磁気ヘッドの周波数特性をより向上させることが可能となる。

さらにまた、上述した実施形態におけるTMR積層体72若しくは142又はCPP-GMR積層体が存在しない位置において、下部シールド層70又は190の上面側を削って凹部を形成しその凹部内に絶縁体層を埋め込むか又は絶縁ギャップ層76の上に部分的に絶縁体層を付加することにより、下部シールド層及び上部シールド層間の実質的距離を

増大させ、シールド層間キャパシタンス  $C_{\text{Shield}}$  をさらに低下させることができ、薄膜磁気ヘッドの周波数特性をより向上させることが可能となる。

以上述べた実施形態においては、2種類の構造のTMR積層体又はCPP-GMR積層体を用いているが、本発明は、いかなる構造のTMR素子又はCPP-GMR素子を備えた薄膜磁気ヘッドについても適用可能である。

以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。